

СИЛЛАБУС

2023-2024 оқу жылының көктемгі семестрі

«6B06201 – Радиотехника, электроника және телекоммуникациялар» білім беру бағдарламасы

Пәннің ID және атауы	Білім алушының өзіндік жұмысы (БӨЖ)	Кредиттер саны			Кредиттердің жалпы саны	Оқытушының жетекшілігімен білім алушының өзіндік жұмысы (ОБӨЖ)
		Дәрістер (Д)	Семинар сабақтар (СС)	Зерт. сабақтар (ЗС)		
PSF 3302 Жүйелерді FPGA негізінде жобалау	4	1,7	-	3,3	5	6
<b>ПӘН ТУРАЛЫ АКАДЕМИЯЛЫҚ АҚПАРАТ</b>						
Оқыту түрі	Цикль, компоненті	Дәріс түрлері	Семинар сабақтарының түрлері	Қорытынды бақылаудың түрі мен платформасы		
Оффлайн	Бейіндік/ жоғары оқу орны компоненті	Теориялық, тәжірибелік, проблемалық, аналитикалық	Мәселені шешу. Бағдарламалау. Мәселені талқылау	Тест, Univer платформасы		
Дәріскер (лер)	Скабылов Әлішер Әлиұлы, аға оқытушы					
e-mail:	skabylov212@gmail.com					
Телефоны:	+7 700 685 10 20					
Ассистент (гер)	Әлмен Динара Бақытжанқызы, оқытушы					
e-mail:	skabylov212@gmail.com					
Телефоны:	+7 778 998 2956					
<b>ПӘННІҢ АКАДЕМИЯЛЫҚ ПРЕЗЕНТАЦИЯСЫ</b>						
Пәннің мақсаты	Оқытудан күтілетін нәтижелер (ОН)*			ОН кол жеткізу индикаторлары (ЖИ)		
ПЛИС негізінде құрылғыны жасау мүмкіндігін қалыптастыру.	1. Жабдықты сипаттау тілдері туралы түсінік қалыптастыру, Verilog тілі негізінде логикалық элементтердің, комбинациялық құрылғыларды, синхронды логиканың элементтерін құрудың жалпы принциптері туралы, бағдарламаланатын логикалық интегралды схемалар және олардың архитектурасы жайлы түсінік алу.			1.1 Бағдарламаланатын логикалық интегралды схемалардың жұмыс жасау принципі білу. 1.2 Жабдықты сипаттау тілінің лексикалық элементтерін білу. 1.3 Verilog тілінің негізгі синтаксистерін қолдану.		
	2. Сандық электроника элементтерін, тізбекті синхронды логика элементтерін жобалау және олардың жұмыс істеу принциптерін түсіну, сонымен қатар Verilog тілінің операторларын қолдана білу			2.1 Бағдарламаланатын логикалық интегралды схемаларды жобалау. 2.2 Сандық электроника құрылғыларын жобалауға арналған Verilog тілінің элементтерін қолдану.		
	3. FPGA негізінде сандық құрылғыларды жобалау, телекоммуникация саласындағы қолданысын білу, ғылыми жобаларды іске асыруда алған білімін қолдану, ғылыми-зерттеу қызметі барысында туындайтын және терең кәсіби білімді қажет ететін мәселелерді тұжырымдау және шешу.			3.1 Verilog тілін сандық сигналды өңдеуде қолдану. 3.2 Бағдарламаланатын логикалық интегралды схемаларды ақпаратты кодтауда қолдану.		
Пререквизиттер	Сандық қондырғылар схемотехникасы, Сигналдарды сандық өңдеу					
Постреквизиттер	Мәліметтерді аппараттық және бағдарламалық өңдеу					
Оқу ресурстары	<b>Әдебиет:</b> <i>Негізгі:</i> 1. David Harris, Sarah Harris. Digital Design and Computer Architecture. Morgan Kaufmann, 2012. 2. Bruno Frank. FPGA Programming for Beginners: Bring Your Ideas to Life by Creating Hardware Designs and Electronic Circuits with SystemVerilog. Packt Publishing, 2021. 3. Monk Simon. Programming FPGAs: Getting Started with Verilog. McGraw-Hill Education, 2016.					

**Қосымша:**

1. Unsalan Cem and Tar Bora. Digital System Design with FPGA: Implementation Using Verilog and VHDL. McGraw Hill LLC, 2017.
2. Romano David. Make: FPGAs: Turning Software Into Hardware with Eight Fun and Easy DIY Projects. Make Community, LLC, 2016.

**Зерттеушілік инфрақұрылымы**

1. 433 Компьютерлік класс
2. 409 Компьютерлік класс

**Интернет-ресурстар**

1. <http://elibrary.kaznu.kz/ru>
2. <https://digilent.com/blog/nexys-4-ddr-for-programmers/>
3. [https://www.instructables.com/Simple-Logic-Design-w-Digilent-Nexys-4-Field-Progr/?\\_ga=2.268376585.68164572.1705346110-1896881032.1705346109](https://www.instructables.com/Simple-Logic-Design-w-Digilent-Nexys-4-Field-Progr/?_ga=2.268376585.68164572.1705346110-1896881032.1705346109)
4. <https://digilent.com/blog/decoding-vga-on-the-digital-discovery/>
5. <https://digilent.com/reference/learn/programmable-logic/tutorials/use-flip-flops-to-build-a-clock-divider/start>

**Программалық қамтамасыздандырылуы**

1. Vivado Design Suite
2. ISE Design Suite

**Пәннің академиялық саясаты**

Пәннің академиялық саясаты әл-Фараби атындағы ҚазҰУ-дың Академиялық саясатымен және академиялық адалдық Саясатымен айқындалады.

Құжаттар Univer ИЖ басты бетінде қолжетімді.

**Ғылым мен білімнің интеграциясы.** Студенттердің, магистранттардың және докторанттардың ғылыми-зерттеу жұмысы – бұл оқу үдерісінің тереңдетілуі. Ол тікелей кафедраларда, зертханаларда, университеттің ғылыми және жобалау бөлімшелерінде, студенттік ғылыми-техникалық бірлестіктерінде ұйымдастырылады. Білім берудің барлық деңгейлеріндегі білім алушылардың өзіндік жұмысы заманауи ғылыми-зерттеу және ақпараттық технологияларды қолдана отырып, жаңа білім алу негізінде зерттеу дағдылары мен құзыреттіліктерін дамытуға бағытталған. Зерттеу университетінің оқытушысы ғылыми-зерттеу қызметінің нәтижелерін дәрістер мен семинарлық (практикалық) сабақтар, зертханалық сабақтар тақырыбында, силлабустарда көрініс табатын және оқу сабақтары мен тапсырмалар тақырыптарының өзектілігіне жауап беретін ОБӨЗ, БӨЗ тапсырмаларына біріктіреді.

**Сабаққа қатысуы.** Әр тапсырманың мерзімі пән мазмұнын іске асыру күнтізбесінде (кестесінде) көрсетілген. Мерзімдерді сақтамау баллдардың жоғалуына әкеледі.

**Академиялық адалдық.** Практикалық/зертханалық сабақтар, БӨЖ білім алушының дербестігін, сыни ойлауын, шығармашылығын дамытады. Плагиат, жалғандық, шпаргалка пайдалану, тапсырмаларды орындаудың барлық кезеңдерінде көшіруге жол берілмейді. Теориялық оқыту кезеңінде және емтихандарда академиялық адалдықты сақтау негізгі саясаттардан басқа «Қорытынды бақылауды жүргізу Ережелері», «Ағымдағы оқу жылының күзгі/көктемгі семестрінің қорытынды бақылауын жүргізуге арналған Нұсқаулықтары», «Білім алушылардың тестілік құжаттарының көшіріліп алынуын тексеру туралы Ережесі» тәрізді құжаттармен регламенттеледі.

**Инклюзивті білім берудің негізгі принциптері.** Университеттің білім беру ортасы гендерлік, нәсілдік/этникалық тегіне, діни сенімдеріне, әлеуметтік-экономикалық мәртебесіне, студенттің физикалық денсаулығына және т.б. қарамастан, оқытушы тарапынан барлық білім алушыларға және білім алушылардың бір-біріне әрқашан қолдау мен тең қарым-қатынас болатын қауіпсіз орын ретінде ойластырылған. Барлық адамдар құрдастары мен курстастарының қолдауы мен достығына мұқтаж. Барлық студенттер үшін жетістікке жету, мүмкін емес нәрселерден гөрі не істей алатындығы болып табылады. Өртүрлілік өмірдің барлық жақтарын күшейтеді.

Барлық білім алушылар, әсіресе мүмкіндігі шектеулі жандар, телефон/e-mail [skabylov212@gmail.com](mailto:skabylov212@gmail.com) / +7 700 685 1020 немесе MS Teams-тегі бейне байланыс арқылы [https://teams.microsoft.com/l/meetup-join/19:F5sHLmInrYVm8UGWQDxZ0RTnpJsrHxd\\_E3U4d1SlhKg1@thread.tacv2/1706440720665?context=%7B%22tid%22:%22b0ab71a5-75b1-4d65-81f7-f479b4978d7b%22,%22oid%22:%2227fc97e13-0b87-4051-8a16-4bc1f0b1587d%22%7D](https://teams.microsoft.com/l/meetup-join/19:F5sHLmInrYVm8UGWQDxZ0RTnpJsrHxd_E3U4d1SlhKg1@thread.tacv2/1706440720665?context=%7B%22tid%22:%22b0ab71a5-75b1-4d65-81f7-f479b4978d7b%22,%22oid%22:%2227fc97e13-0b87-4051-8a16-4bc1f0b1587d%22%7D) кенестік көмек ала алады.

**МООС интеграциясы (massive openline course).** МООС-тың пәнге интеграциялануы жағдайында барлық білім алушылар МООС-қа тіркелуі қажет. МООС модульдерінің өту мерзімі пәнді оқу кестесіне сәйкес қатаң сақталуы керек.



Назар салыңыз! Өр тапсырманың мерзімі пәннің мазмұнын іске асыру күнтізбесінде (кестесінде) көрсетілген, сондай-ақ МООС-та көрсетілген. Мерзімдерді сақтамау балдардың жоғалуына әкеледі.

**БІЛІМ БЕРУ, БІЛІМ АЛУ ЖӘНЕ БАҒАЛАНУ ТУРАЛЫ АҚПАРАТ**

Жетістіктерін есептеудің балдық-рейтингтік жүйесі			Бағалау әдістері	
Баға	Балдардың сандық бағамы	% мәнділігі балдар	Дәстүрлі жүйелегі баға	Критериялды бағалау – айқын әзірленген критерийлер негізінде оқытудың нақты қол жеткізілген нәтижелерін оқытудан күтілетін нәтижелерімен ара салмақтық процесі. Формативті және жиынтық бағалауға негізделген.
A	4,0	95-100	Өте жақсы	Формативті бағалау – күнделікті оқу қызметі барысында жүргізілетін бағалау түрі. Ағымдағы көрсеткіш болып табылады. Білім алушы мен оқытушы арасындағы жедел өзара байланысты қамтамасыз етеді. Білім алушының мүмкіндіктерін айқындауға, қиындықтарды анықтауға, ең жақсы нәтижелерге қол жеткізуге көмектесуге, оқытушының білім беру процесін уақтылы түзетуге мүмкіндік береді. Дәрістер, семинарлар, практикалық сабақтар (пікірталастар, викториналар, жарыссөздер, дөңгелек үстелдер, зертханалық жұмыстар және т.б.) кезінде тапсырмалардың орындалуы, аудиториядағы жұмыс белсенділігі бағаланады. Алынған білім мен қузыреттілік бағаланады.
A-	3,67	90-94		
B+	3,33	85-89	Жақсы	Жиынтық бағалау – пән бағдарламасына сәйкес бөлімді зерделеу аяқталғаннан кейін жүргізілетін бағалау түрі. БӨЖ орындаған кезде семестр ішінде 3-4 рет өткізіледі. Бұл оқытудан күтілетін нәтижелерін игеруді дескрипторлармен арақатынаста бағалау. Белгілі бір кезеңдегі пәнді меңгеру деңгейін анықтауға және тіркеуге мүмкіндік береді. Оқу нәтижелері бағаланады.
B	3,0	80-84		
B-	2,67	75-79	Қанағаттанарлық	Формативті және жиынтық бағалау
C+	2,33	70-74		Дәрістердегі белсенділік
C	2,0	65-69		Практикалық сабақтарда жұмыс істеуі
C-	1,67	60-64		Өзіндік жұмысы
D+	1,33	55-59		Жобалық және шығармашылық қызметі
D	1,0	50-54		Қорытынды бақылау (емтихан)
FX	0,5	25-49		ЖИЫНТЫҒЫ
F	0	0-24		100

Оқу курсының мазмұнын іске асыру күнтізбесі (кестесі). Оқытудың және білім берудің әдістері.

Аптасы	Тақырып атауы	Сағат саны	Макс. балл
<b>МОДУЛЬ 1 Verilog тілі мен FPGA құрылғыларының негіздері</b>			
1	Д 1. Verilog тілінің негізгі түсініктері. Сандық схемаларды жобалаудағы Verilog тілінің рөлі	1	
	ЗС 1. FPGA негізінде қарапайым цифрлық схемаларды жобалау	2	10
2	Д 2. Verilog тілінің синтаксисі: модульдер мен порттар; айнымалылар мен деректер типтері; операторлар	1	
	ЗС 2. FPGA негізінде қарапайым цифрлық схемаларды жобалау	2	10
	ОБӨЖ 1. БӨЖ 1 орындау бойынша кеңестер		
3	Д 3. Синтезделетін және синтезделмейтін код	1	
	ЗС 3. FPGA негізінде комбинациялық схемаларды жобалау	2	10
	БӨЖ 1. Verilog тілін қолдану арқылы цифрлық сигнал процессорын (DSP) әзірлеу		15
4	Д 4. Комбинациялық схемаларды жобалау әдістері және синтезі	1	
	ЗС 4. FPGA негізінде комбинациялық схемаларды жобалау	2	10
5	Д 5. Тізбекті схемаларды жобалау әдістері	1	
	ЗС 5. FPGA негізінде тізбекті схемаларды жобалау және синтезі	2	10
<b>МОДУЛЬ 2 FPGA құрылғысында цифрлық схемалар мен құрылғыларды жобалау</b>			
6	Д 6. Басқару операторлары: шартты операторлар; Verilog тіліндегі циклдар	1	
	ЗС 6. FPGA негізінде тізбекті схемаларды жобалау	2	10
	ОБӨЖ 2. БӨЖ 2 орындау бойынша кеңестер		
7	Д 7. Verilog тілінде уақытты модельдеу әдістері	1	
	ЗС 7. FPGA негізінде сандық жиілік бөлгіш, таймер және PWM жобалау	2	10
	БӨЖ 2. FPGA негізінде микропроцессорды жобалау		15
Аралық бақылау 1			100
8	Д 8. Массивтер және деректер құрылымдары: массивтерді анықтау және пайдалану; Verilog тіліндегі деректер құрылымдары	1	
	ЗС 8. FPGA негізінде сандық жиілік бөлгіш, таймер және PWM жобалау	2	8
	ОБӨЖ 3. БӨЖ 3 орындау бойынша кеңестер		
9	Д 9. Файлдармен жұмыс: файлдарға мәліметтерді енгізу және шығару	1	
	ЗС 9. FPGA негізінде сандық жиілік бөлгіш, таймер және PWM жобалау	2	8
	ОБӨЖ 4. БӨЖ 3 орындау бойынша кеңестер		





**ЖИЫНТЫҚ БАҒАЛАУ РУБРИКАТОРЫ  
ОҚУ НӘТИЖЕЛЕРІН БАҒАЛАУ КРИТЕРИЙЛЕРІ**

**БӨЖ 1. Verilog тілін қолдану арқылы цифрлық сигнал процессорын (DSP) әзірлеу (ауызша баяндама)**

Критерийі	«Өте жақсы» 8-10 %	«Жақсы» 8-10 %	«Қанағаттанарлық» 4-7%	«Қанағаттанарлықсыз» 0-4%
Тұжырымдаманы түсіну	Қарастырылып отырған тақырыптың теориялары мен тұжырымдамаларын терең түсіну	Қарастырылатын тақырыптың теорияларын, тұжырымдамаларын түсіну	Қарастырылып отырған тақырып бойынша теорияларды, тұжырымдамаларды түсіну шектеулі	Қарастырылып отырған тақырып бойынша теорияларды, тұжырымдамаларды үстірт түсіну/түсінбеу
Талдау	Тақырыпты терең талдау	Тақырыпты жақсы талдау	Тақырыптың шектеулі талдау	Тақырыпқа талдау аз немесе мүлдем жоқ
Логикалық интегралдық схемаларды бағдарламалаудың негізгі мәселелерін білу	Логикалық интегралдық схемаларды бағдарламалау негіздерін терең түсіну	Логикалық интегралдық схемаларды бағдарламалау негіздерін түсіну	Логикалық интегралдық схемаларды бағдарламалау негіздері туралы шектеулі түсіну	Логикалық интегралдық схемаларды бағдарламалау негіздерін аз түсіну немесе мүлдем түсінбеу

**БӨЖ 2. FPGА негізінде микропроцессорды жобалау (ауызша баяндама)**

Критерийі	«Өте жақсы» 8-10 %	«Жақсы» 8-10 %	«Қанағаттанарлық» 4-7%	«Қанағаттанарлықсыз» 0-4%
Тұжырымдаманы түсіну	Қарастырылып отырған тақырыптың теориялары мен тұжырымдамаларын терең түсіну	Қарастырылатын тақырыптың теорияларын, тұжырымдамаларын түсіну	Қарастырылып отырған тақырып бойынша теорияларды, тұжырымдамаларды түсіну шектеулі	Қарастырылып отырған тақырып бойынша теорияларды, тұжырымдамаларды үстірт түсіну/түсінбеу
Талдау	Тақырыпты терең талдау	Тақырыпты жақсы талдау	Тақырыптың шектеулі талдау	Тақырыпқа талдау аз немесе мүлдем жоқ
Логикалық интегралдық схемаларды бағдарламалаудың негізгі мәселелерін білу	Логикалық интегралдық схемаларды бағдарламалау негіздерін терең түсіну	Логикалық интегралдық схемаларды бағдарламалау негіздерін түсіну	Логикалық интегралдық схемаларды бағдарламалау негіздері туралы шектеулі түсіну	Логикалық интегралдық схемаларды бағдарламалау негіздерін аз түсіну немесе мүлдем түсінбеу

БӨЖ 3. FPGa негізінде жоғары тиімді криптографиялық үлеткішті жасау әдістері (ауызша баяндама)

Критерийі	«Өте жақсы» 8-10 %	«Жақсы» 8-10 %	«Қанағаттанарлық» 4-7%	«Қанағаттанарлықсыз» 0-4%
Тұжырымдаманы түсіну	Қарастырылып отырған тақырыптың теориялары мен тұжырымдамаларын терең түсіну	Қарастырылатын тақырыптың теорияларын, тұжырымдамаларын түсіну	Қарастырылып отырған тақырып бойынша теорияларды, тұжырымдамаларды түсіну шектеулі	Қарастырылып отырған тақырып бойынша теорияларды, тұжырымдамаларды үстірт түсіну/түсінбеу
Талдау	Тақырыпты терең талдау	Тақырыпты жақсы талдау	Тақырыптың шектеулі талдау	Тақырыпқа талдау аз немесе мүлдем жоқ
Логикалық интегралдық схемаларды бағдарламалаудың негізгі мәселелерін білу	Логикалық интегралдық схемаларды бағдарламалау негіздерін терең түсіну	Логикалық интегралдық схемаларды бағдарламалау негіздерін түсіну	Логикалық интегралдық схемаларды бағдарламалау негіздері туралы шектеулі түсіну	Логикалық интегралдық схемаларды бағдарламалау негіздерін аз түсіну немесе мүлдем түсінбеу

БӨЖ 4. FPGa негізінде нақты уақыттағы дыбыс/бейне сигналдарды өңдеу жүйесі (ауызша баяндама)

Критерийі	«Өте жақсы» 8-10 %	«Жақсы» 8-10 %	«Қанағаттанарлық» 4-7%	«Қанағаттанарлықсыз» 0-4%
Тұжырымдаманы түсіну	Қарастырылып отырған тақырыптың теориялары мен тұжырымдамаларын терең түсіну	Қарастырылатын тақырыптың теорияларын, тұжырымдамаларын түсіну	Қарастырылып отырған тақырып бойынша теорияларды, тұжырымдамаларды түсіну шектеулі	Қарастырылып отырған тақырып бойынша теорияларды, тұжырымдамаларды үстірт түсіну/түсінбеу
Талдау	Тақырыпты терең талдау	Тақырыпты жақсы талдау	Тақырыптың шектеулі талдау	Тақырыпқа талдау аз немесе мүлдем жоқ
Логикалық интегралдық схемаларды бағдарламалаудың негізгі мәселелерін білу	Логикалық интегралдық схемаларды бағдарламалау негіздерін терең түсіну	Логикалық интегралдық схемаларды бағдарламалау негіздерін түсіну	Логикалық интегралдық схемаларды бағдарламалау негіздері туралы шектеулі түсіну	Логикалық интегралдық схемаларды бағдарламалау негіздерін аз түсіну немесе мүлдем түсінбеу